

PCM58P
PCM58P-J
PCM58P-K

高精度 18ビット シリアル入力 D/A コンバータ

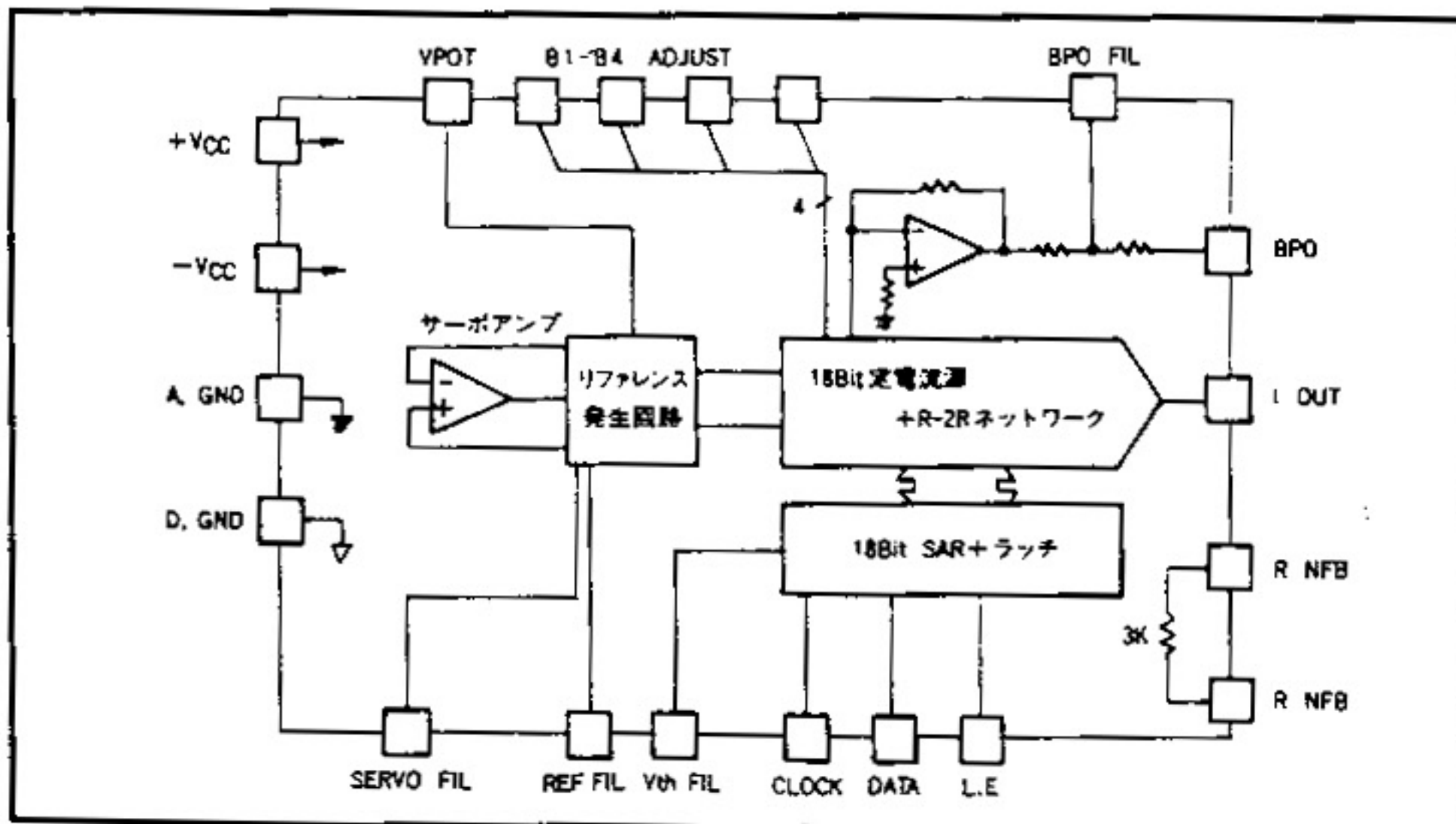
特長

- 18ビット分解能
- 高精度・低歪率
 - 0.0025% MAX (F/S, Pグレード)
 - 0.0020% MAX (F/S, Jグレード)
 - 0.0015% MAX (F/S, Kグレード)
- S/N比: 120dB TYP (IHF-A)
- 8fs オーバーサンプリング対応可
- グリッチレスデザイン
- 電流出力: $\pm 1\text{mA}$ (バイポーラ動作)
- 電源電圧: +5V, -12V
- パッケージ: 28pin プラスチック DIP
- 動作温度範囲: $0^{\circ}\text{C} \sim +70^{\circ}\text{C}$

概要

PCM58Pはバー・ブラウンの誇る高精度 Ni-Cr 薄膜抵抗技術、高精度トリミング技術、高性能リファレンス回路技術を駆使して開発された18Bit D/A コンバータで、特に中・高級 CD プレーヤーを中心とする高品位なパフォーマンスに適応するためグリッチレスデザインとし、0.0015% MAX (Kグレード, 8fs F/S出力, 無調整) といった低歪率と 120 dB TYP (IHF-A) といった高 S/N 比を実現しています。

PCM58Pは+5V, -12Vの電源電圧で動作し、出力は電流出力で $\pm 1\text{mA}$ (セリングタイム200nsec TYP)で、電圧変換用の標準抵抗も内蔵されており、28pin プラスチックDIPパッケージに納められています。また、MSBからBit4までの上位4BitはD.L.E (微分直線性誤差)を最小にできる様調整端子を設けてあり、ユーザーアプリケーションにより、更に高性能な特性を引き出すことが可能です。



ブロック図

電気的特性

特に記述の無い限り、 $T_A = +25^\circ\text{C}$ 、 $+V_{CC} = +5\text{V}$ 、 $-V_{CC} = -12\text{V}$ におけるものです。

モデル	PCM58P/-J/-K			単位
	最小	標準	最大	
デジタル入力				
分解能		18		Bit
ダイナミックレンジ		108		dB
ロジックレベル				
V_{IH}	+2.4		$+V_{CC}$	VDC
V_{IL}	0		+0.8	VDC
$I_{in} V_I = 2.7\text{V}$			-1.0	μA
$I_{in} V_I = 0.4\text{V}$			-50	μA
入力クロック周波数		12.5		MHz
伝送特性				
ゲイン誤差 (電圧出力)		± 1.0	± 2.5	%
ゲイン誤差 (内蔵帰還抵抗使用, 電圧出力)		± 1.0		%
バイポーラゼロ誤差		± 6.0		μA
微分直線性誤差		外部調整可		
S/N (バイポーラゼロ点, IHF-Aフィルタ)	110	120		dB
線調性		17		Bit
全高調波歪率⁽¹⁾				
$V_o = F/S$	PCM58P		0.0025	%
	PCM58P-J		0.0020	%
	PCM58P-K		0.0015	%
$V_o = -20\text{dB}$	PCM58P		0.025	%
	PCM58P-J		0.020	%
	PCM58P-K		0.010	%
$V_o = -50\text{dB}$	PCM58P		2.0	%
	PCM58P-J		2.0	%
	PCM58P-K		1.0	%
ドリフト (0°C ~ +70°C)				
トータルバイポーラドリフト		± 10		ppm of FSR/°C
バイポーラゼロドリフト		± 2		ppm of FSR/°C
セトリングタイム ($\pm 0.003\%$ of FSR)				
電圧出力 1mA ステップ (10 Ω ~ 100 Ω 負荷)		200		nsec
ウォームアップタイム	2			分
出力				
バイポーラ出力電流		± 1		mA
出力インピーダンス		12		K Ω
出力短絡保護	コモンに対して無限大			
電源条件				
電源電圧: $+V_{CC}$	+4.75	+5.00	+5.25	VDC
$-V_{CC}$	-10.8	-12.0	-13.2	VDC
電源電圧: $+I_{CC}$		+9.0	+25.0	mA
$-I_{CC}$		-25.0	-40.0	mA
温度範囲				
動作	0		+70	°C
保存	-55		+100	°C

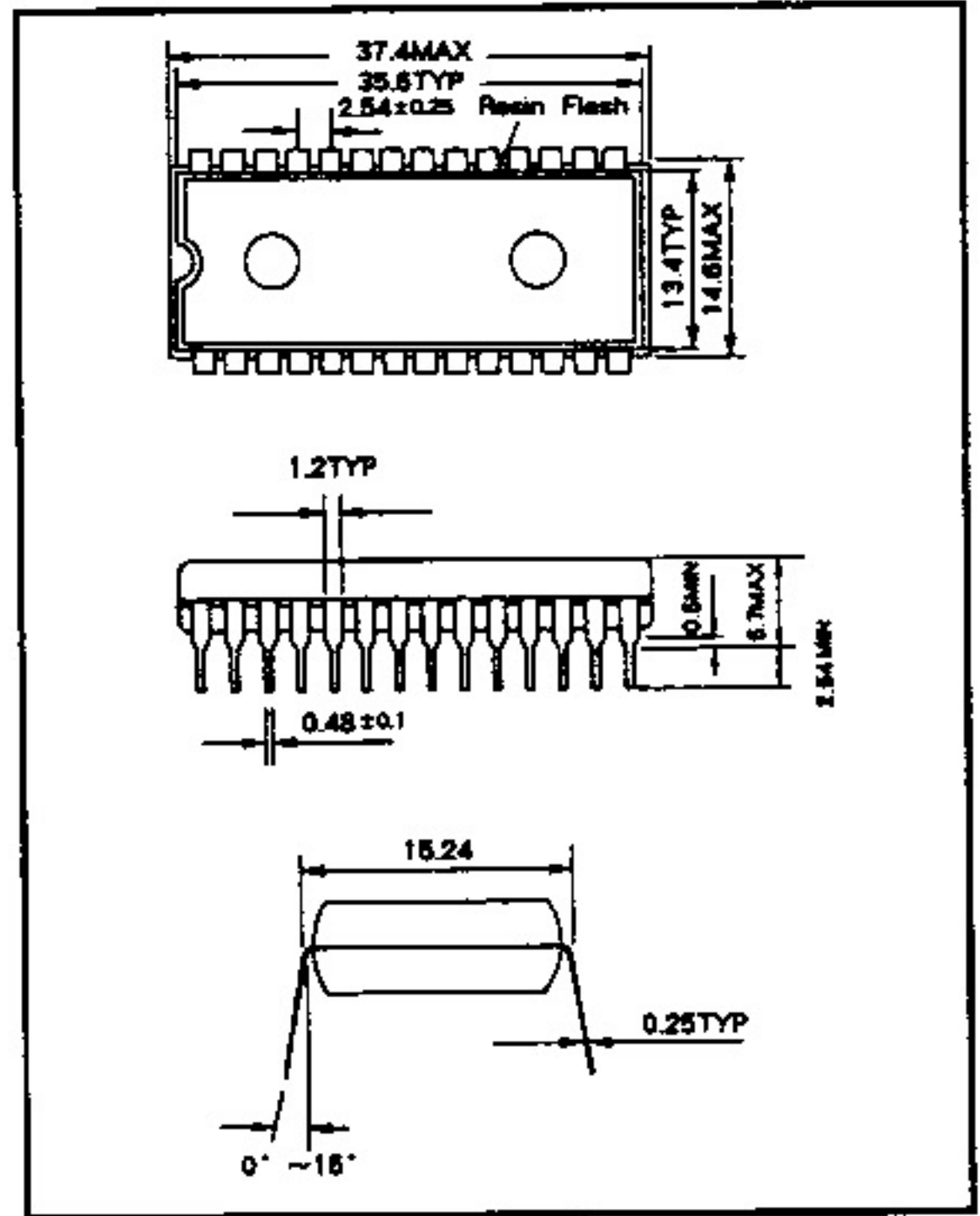
注: (1) データレート 8fs (352.8kHz), 信号周波数 $f = 991\text{Hz}$, 外部調整無し, 平均値測定。

このデータシートに記載されている情報は十分検証されており、信頼し得るものですが、不正確な表現や情報の記載漏れ等に関しては一切責任を負いません。価格や仕様を予告なしに変更する場合がありますのでご了承下さい。尚、ここに記述したすべての回路に対して特許は取得していません。

絶対最大定格

保存温度	-55℃ ~ +100℃
動作温度	0℃ ~ +70℃
電源電圧	+7.0V (+Vcc), -18V (-Vcc)
入力ロジック電圧	-1V ~ +Vcc V
消費電力	800mW
リード温度(半田付)	+300℃, 10秒間

外形・寸法

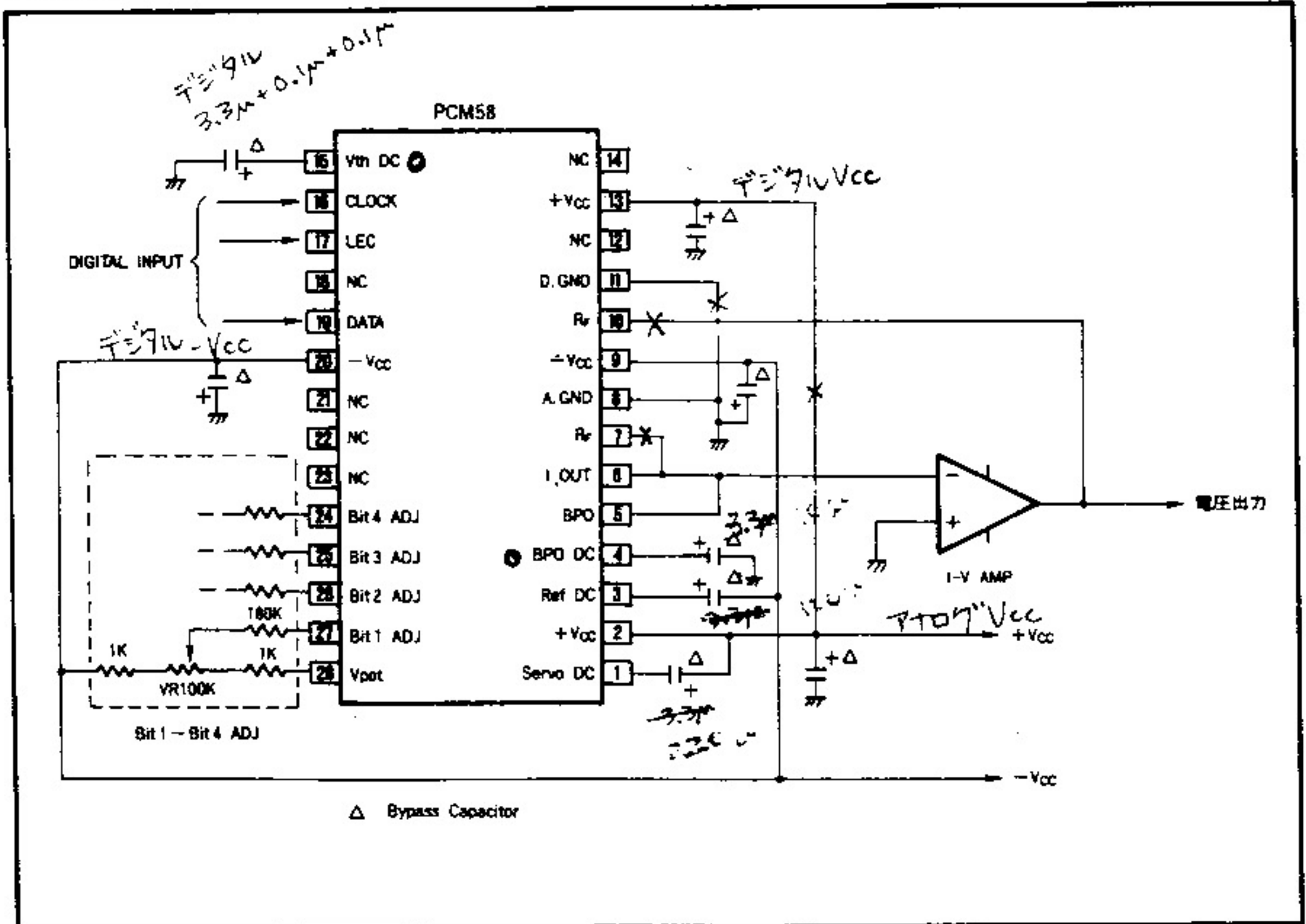


ピン配置

ピン番号	名称	ピン番号	名称
1	サーボフィルター	15	Vth フィルター
2	+Vcc	16	クロック入力
3	リアレンスフィルター	17	L.E 入力
4	BPO フィルター	18	N.C
5	BP オフセット	19	DATA 入力
6	Iout	20	-Vcc
7	Ref	21	N.C
8	アナログコモン	22	N.C
9	-Vcc	23	N.C
10	Ref	24	Bit4 ADJ
11	デジタルコモン	25	Bit3 ADJ
12	N.C	26	Bit2 ADJ
13	+Vcc	27	Bit1 ADJ
14	N.C	28	Vpot

6
PCM58P

基本接続図



仕様の説明

PCM58Pは18ビット分解能を持つD/Aコンバータで、高次のオーバーサンプリング対応が可能です。D/Aコンバータの伝達特性は図1に示す伝達特性で示され、デジタル入力コードと、D/Aコンバータの出力との関係は表1に示されています。

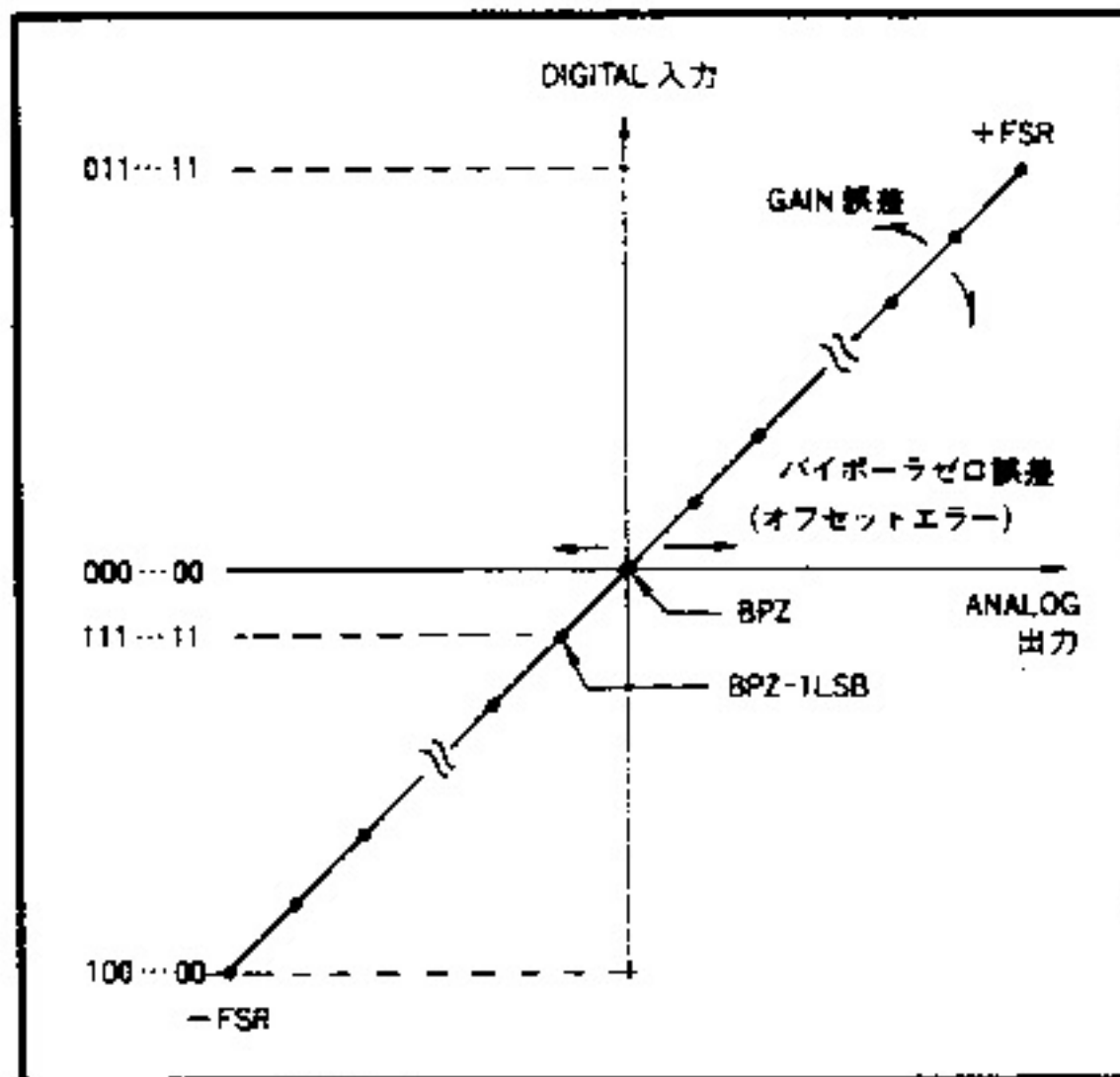


図1. DACの入出力特性

デジタル入力コード

PCM58PはBinary Two's Complement (BTC)のシリアル入力データ(MSBファースト)に対応しています。デジタル入力とアナログ出力の関係は表1を参照下さい。ここでは18Bitデータを24BitのHex Codeで表わしています。又、アナログ出力はI/V変換後のもので、電流出力ダイレクトでは全く正反対の極性となります。

表1. デジタル入力CODEとアナログ出力

デジタル入力	アナログ出力(電圧)
7FFFFFF (Hex)	+FSR
00003F (Hex)	BPZ
FFFFFF (Hex)	BPZ - 1LSB
80003F (Hex)	-FSR

ゲイン誤差

PCM58Pの出力は電流出力で±1mA(スパン幅2mA)となっています。この出力振幅に対する実際の出力振幅との差はゲイン誤差で定義され、フルスケール(2mA)に対するパーセントで規定されています。このゲイン誤差は通常1%以内ですが、保証値は±2.5% MAXとなっています。また、内蔵帰還抵抗(TYP 3kΩ)を用いて電圧変換した場合、出力電圧Voutは

$$V_{out} = \pm 1\text{mA} \times 3\text{k}\Omega = \pm 3\text{V}$$

となりますが、この値に対するゲイン誤差は標準±1%です。

バイポーラ・ゼロ誤差

フルスケールスパンの1/2レベルはMSBのみONとなり、この時の出力はバイポーラ・ゼロ出力となり、理想値はゼロですが実際は微かな誤差を生じます。この誤差はバイポーラ・ゼロ誤差で定義され、PCM58Pでは、標準±6.0μAとなっています。このオフセット電流値は内蔵帰還抵抗(TYP 3kΩ)を用いて電圧変換した場合、標準±18mVとなります。

微分直線性誤差

微分直線性誤差(D.L.E)は、隣接した1つの出力と次の出力への理想1LSB変化からの偏位で、18ビットにおける1LSBの重みではフルスケールの約0.00038%にもなりますが、バー・ブラウン独自の高精度レーザートリミング技術により最小の微分直線性誤差にトリミングされています。また、上位4Bitについては外部要因で誤差を生じても、DLEを最小にできる様調整端子が設けてあります。

ダイナミックレンジ

ダイナミックレンジはD/Aコンバータが作ることのできる最小信号とフルスケール信号との比で、一般にデシベル(dB)で表わされ、理論的には6×n(Bit)、すなわち18Bitでは108dBとなります。但し、実際にはD/Aコンバータの精度や周辺条件の影響等により制限され、この理論値よりも小さくなります。

S/N比

フルスケール出力時の信号レベルとバイポーラゼロ出力時の雑音レベルとの比をS/N比で定義し、通常(dB)で表わされます。PCM58Pの出力雑音レベルは極めて小さいので周辺回路の条件については十分注意しなければなりません。PCM58Pでは"1HF-A"フィルターにて標準120dB、最小110dBのS/N比を得ることができます。

全高調波歪

THDはオーディオアプリケーションに有効で、直線性誤差の大きさと分布、微分直線性誤差、および雑音、更に量子化誤差の割合です。有効にするためには、THDは高レベルと低レベルの両入力信号に対して規定されなければなりません。この誤差は、調整不可能で、オーディオアプリケーション用D/Aコンバータの精度を最も的確に表現しています。

THDは高調波の自乗の和の平方根と入力の基本波周波数の値の比として定義され、パーセントかdBで表わされます。入力換算のPCM58Pの誤差のrms値は次式で表わせます。

$$E_{rms} = \sqrt{1/n \sum_{i=1}^n [E_L(i) + E_Q(i)]^2}$$

ここで、nはあるサイン波の1サイクル内のサンプル数で、EL(i)は、各サンプリング点におけるPCM58Pの直線性誤差、EQ(i)は各サンプリング点における量子化誤差です。よって、THD

は次のように表わされます。

$$\text{THD} = \frac{E_{\text{rms}}}{E_{\text{rms}}} = \frac{\sqrt{\frac{1}{n} \sum_{i=1}^n [E_L(i) + E_q(i)]^2}}{E_{\text{rms}}} \times 100\%$$

ここで、 E_{rms} は信号電圧レベルのrmsです。

この表現は、一般的にTHDと各デジタルワードにおける直線性誤差の自乗の和の平方根の間に相関があることを示しています。しかしこの表現は、D/Aの最悪の直線性誤差がTHDに直接関係するという意味ではありません。

PCM58Pにおいては基準サンプリング周波数は44.1kHzを選択しており、実際のテストは高次のオーバーサンプリング・デジタルフィルタとのインターフェイスを考慮し、8倍オーバーサンプリング($f_s = 352.8\text{kHz}$)、信号周波数991Hzでテストされています。信号出力レベルは0dB(フルスケール)、-20dB、-60dBの3ポイントで、ディグリンチャー回路無し、外部D.L.E調整無しの各条件でテストされます。

ドリフト

周囲温度の変化によりD/Aコンバータは伝達特性の温度ドリフトを生じます。PCM58Pは高安定性リファレンス及びサーボ回路と、高安定薄膜抵抗技術等によりバイポーラゼロ点の温度ドリフトは標準1℃あたりフルスケールの±2ppmに、バイポーラゼロ点を含む、総合ドリフトは標準1℃あたりフルスケールの±10ppmに抑えられており、実用上特に問題無いレベルとなっています。

セトリングタイム

D/Aコンバータの入力コードを変化させた時に、所定の出力レベルの所定のエラーバンド幅内にD/Aコンバータの出力レベルが収束するまでの時間をセトリングタイムで定義し、PCM58Pの場合は1mAのステップ変化に対し、フルスケールの±0.003%内に収束するまでのセトリングタイムは標準200nsecと高速です。実使用においてはI/V変換オペアンプのセトリング特性が重要で、352.8kHzのデータレート(時間で約2.8μsec)に追従するには1μsec前後のセトリングタイムを有するオペアンプの使用が便利です。

ウォームアップタイム

電源投入により回路が安定に動作するまでの時間は極めて短時間で、THD特性も電源投入直後に測定されていますが、D/Aコンバータの自己発熱等により、バイポーラゼロエラー、ゲイン誤差、THDレベル等の各特性が十分安定するまでには多少時間を要し、これをウォームアップタイムで定義しています。PCM58Pの場合は最小2分間で規定されています。

出力短絡保護

PCM58PのIout(6pin)端子はコモンに対する短絡について、無損傷で保護されています。

電源条件

PCM58Pは+Vcc及び-Vccの電源端子をそれぞれ2端子設けてありますが、これら2端子は+Vcc、-Vcc側それぞれ共通接続で使用して下さい。全ての電気的特性は+Vcc=+5.0V、-Vcc=-12.0Vにおけるものですが、電源電圧範囲内における電源電圧において、特性が大きく変化することはありません。

入力ロジックタイミング

PCM58PはCLOCK、DATA、L.E(ラッチイネーブル)の各デジタル入力があり、その基本的なタイミングフォーマットを図2に示します。(基本的には弊社16Bit DAC "PCM56P"と同等で、DATAのみ18Bitと考えられます)

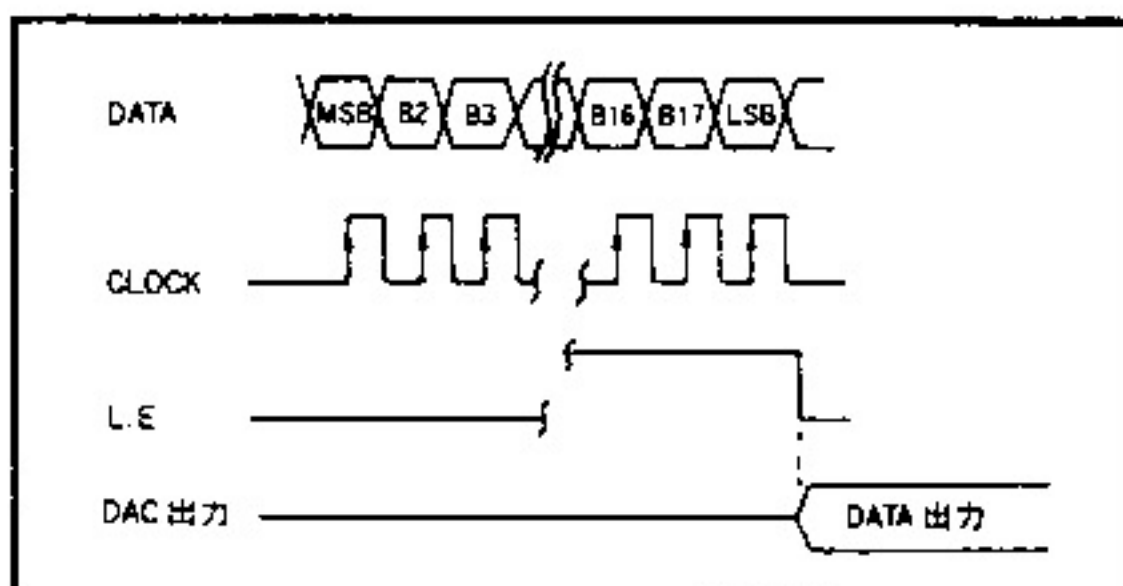


図2. 基本入力タイミングフォーマット

リアルDATAは、Binary Two's Complement(BTC)で受け付けられ、MSBファーストです。このリアルDATAはclockの立ち上がりエッジに同期して入力され、clockの立ち上がりエッジで内部レジスタにストアされ、L.Eの立ち下りエッジでDAC入力レジスタにラッチされ、入力DATAに応じた出力がDAC出力となります。

各ロジック信号に対するタイミング公差を図3に示します。

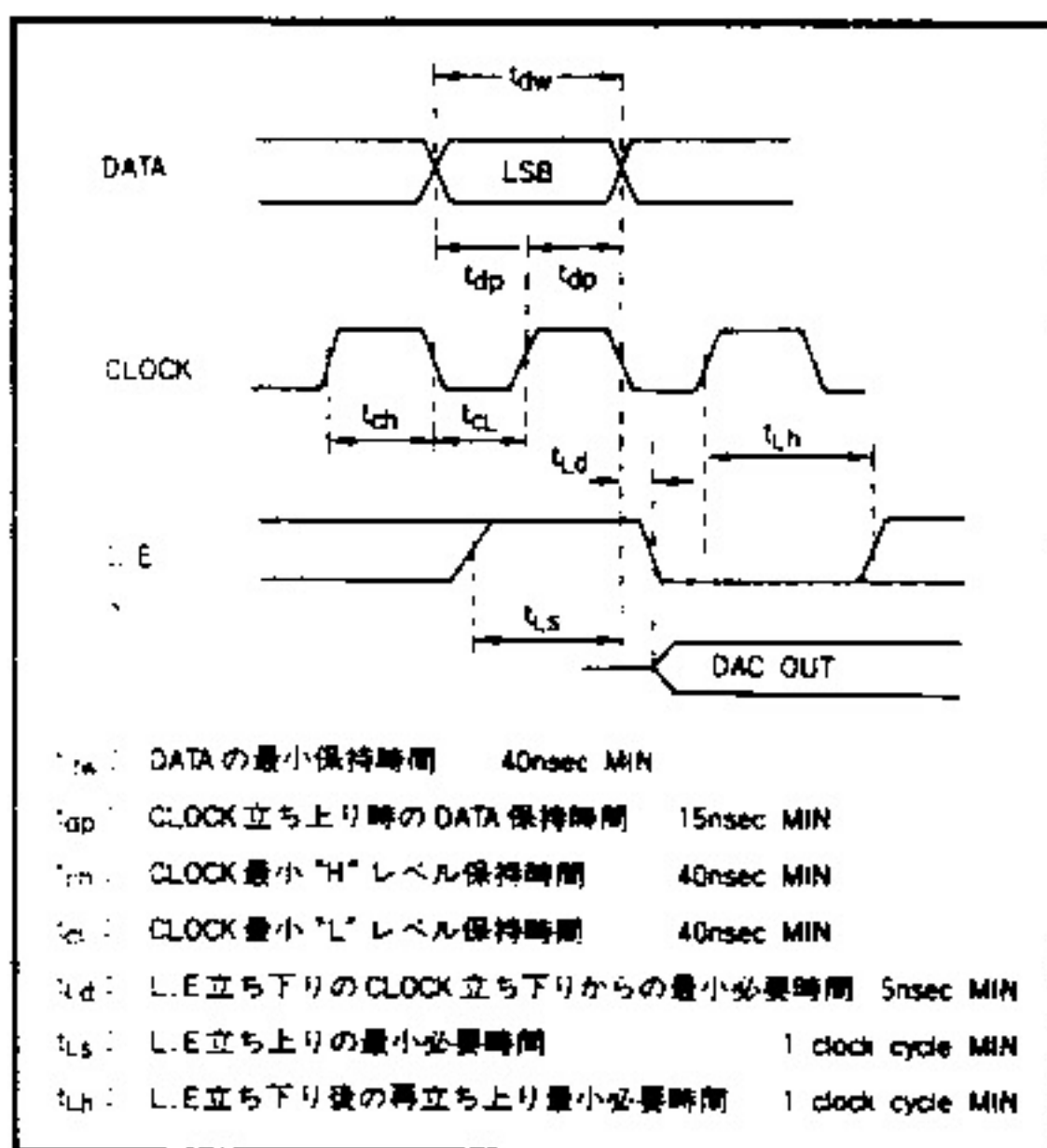


図3. タイミング公差

L.E信号は“L”レベルになる直前に最低1 clock サイクル“H”でなければならず、また1 clock サイクル分“L”を保持しなければなりません。L.Eの間に18 clock 以上発生した時は、L.Eの“L”になる直前の最後の18 clock 分のDATAのみがDAC入力レジスタに転送され出力されます。LSB clockに同期して立ち下がるL.E信号はLSB clockの立ち下がりより最低5nsec遅らせて立ち下げなければならない点に注意して下さい。

使用法と動作に関する説明

電源の接続とバイパスコンデンサ

性能と雑音除去を最適化するために、 $-V_{cc}$ 及び $+V_{cc}$ とグラウンド間にはICにできる限り近接してバイパスコンデンサを接続して下さい。弊社におけるテスト回路では、これらコンデンサは 3.3μ タンタルを用いています。

$+V_{cc}$ 及び $-V_{cc}$ の各電源は2pin 及び9pinがANALOG系、13pin 及び20pinがDIGITAL系を駆動していますが、それぞれ共通接続で使用して下さい。

フィルター・コンデンサ

サーボフィルター(1pin)は内部リファレンスで発生したリファレンス電圧をより安定化させるサーボ回路の入力フィルター端子で、 $+V_{cc}$ 間に $3.3\mu F$ 前後のコンデンサを接続します。リファレンスフィルター(3pin)も同様に、リファレンス電圧のノイズデカップリングの為、 $-V_{cc}$ 間に $3.3\mu F$ 前後のコンデンサを接続します。

バイポーラゼロフィルター(4pin)は、DAC出力に1mAのオフセット電流を加え、バイポーラオペレーションを行なっているリファレンス回路の一部で、 $3.3\mu F$ 前後のコンデンサをグラウンド間に接続します。Vthフィルター(15pin)も同様に、内部デジタルバイアス電圧のノイズデカップリングの為、グラウンド間に $3.3\mu F$ 前後のコンデンサを接続します。これらフィルターコンデンサは実装条件により多少最適値が異なることも考えられますので、実装で最適値を確認して下さい。

D.L.E外部調整

PCM58PはMSBより上位4Bitについて、各BitのD.L.E(微分直線性誤差)を最小にできる様外部調整端子を設けてあります。この調整原理は上位4Bitの各セグメント電流を微かに外部よりコントロールすることによってD.L.Eを最小にし、全高調波歪率の発生をより小さく抑えこむものです。(PCM58PのTHDスペックはこの調整を行なわない状態で保証されています。)外部調整回路を図4に示します。

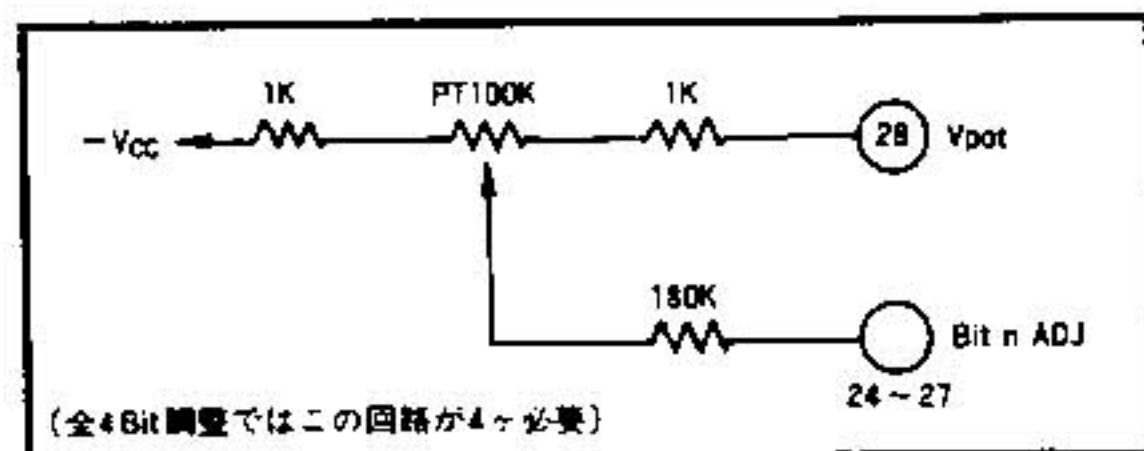


図4. DLE外部調整回路

このD.L.E調整はMSBにおいては $-60dB$ 出力の様な微小出力レベル時の特性向上に有効で、Bit 2 ~ Bit 4においてはフルスケール出力の特性向上に有効です。

図5はこの関係を示したものです。

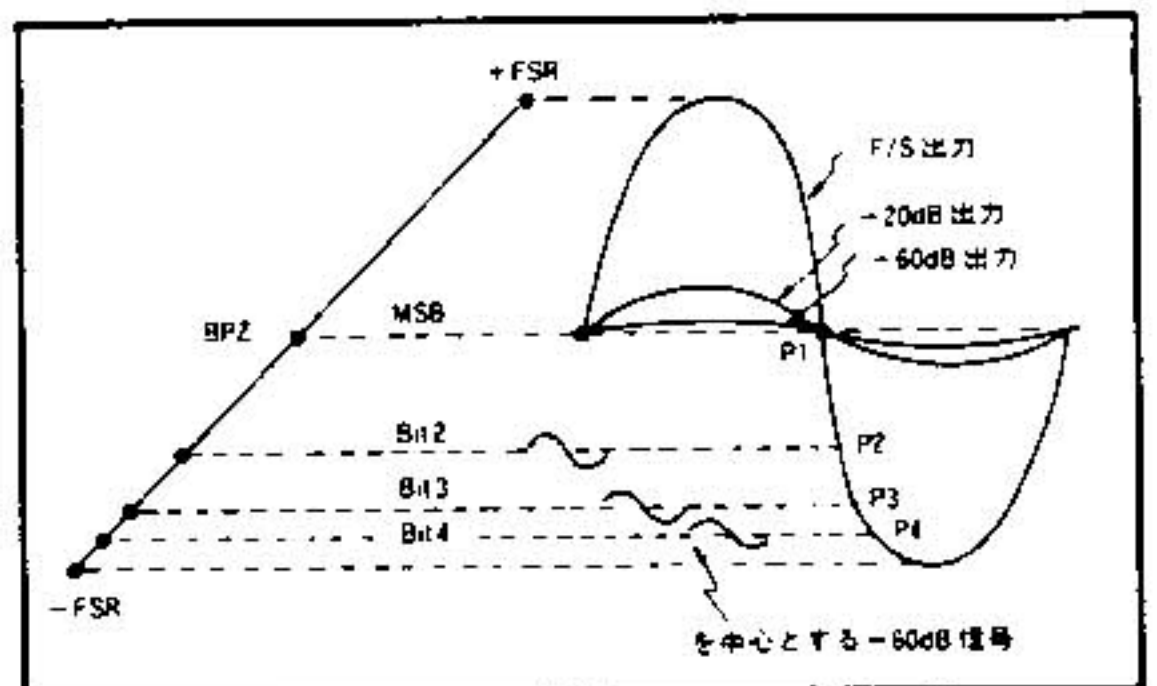


図5. D.L.E調整ポイント

図5の左側の直線はD/Aコンバータの伝達特性を示しています。±FSR間でMSBがON/OFFするポイントはBPZ点のみで、Bit 2はBPZ点と±FSRとの中点、以下Bit 3, Bit 4と更にその1/2のポイントとなります。一方、この直線に相当するサイン波出力を右側に示します。MSBはP1のポイントでゼロクロス歪みの改善に役立ちます。出力が $-20dB$ になるとBit 2 ~ Bit 4のD.L.EポイントP2 ~ P4はクロスしなくなりますが、実際の音楽信号は必ずBPZを中心に動くとは限らないので、Bit 2 ~ Bit 4の調整も有意義です。

実際の調整法としては次の方法があります。まず、MSBのみ調整する場合は $-60dB$ 出力にて歪みが最小となる様にします。MSB ~ Bit 4までの4Bit調整する場合は次の方法があります。

Bit nのオフセット $\pm 60dB$ サイン波による調整

これは図5において、例えばBit 4のDLEを調整する場合、Bit 4(P4)を中心(サイン波のゼロクロス点)に $-60dB$ サイン波を出力するデジタルコードを入力し、歪みが最小となる様にDLE調整を行ないます。以下、同様にBit 4からBit 3, Bit 2, MSBの順に調整します。

I/V変換回路

PCM58Pの出力は電流出力なので外部オペアンプにてI/V変換します。この際、PCM58PのIout(6pin)とI/V変換オペアンプ入力との配線は外来誘導やノイズの影響を避ける為、最短距離で接続する様にします。また、I/V変換用オペアンプはPCM58Pの特性を最大限引き出す為にはその選材について十分考慮しなくてはなりません。重要なパラメーターは雑音、スルーレート、セトリックタイム、ゲインバンド幅等となります。特に雑音については $110dB$ ~ $120dB$ のS/N比を得るにはオペアンプノイズは極力小さいものが必須です。図6にI/V変換における雑音モデルを示します。

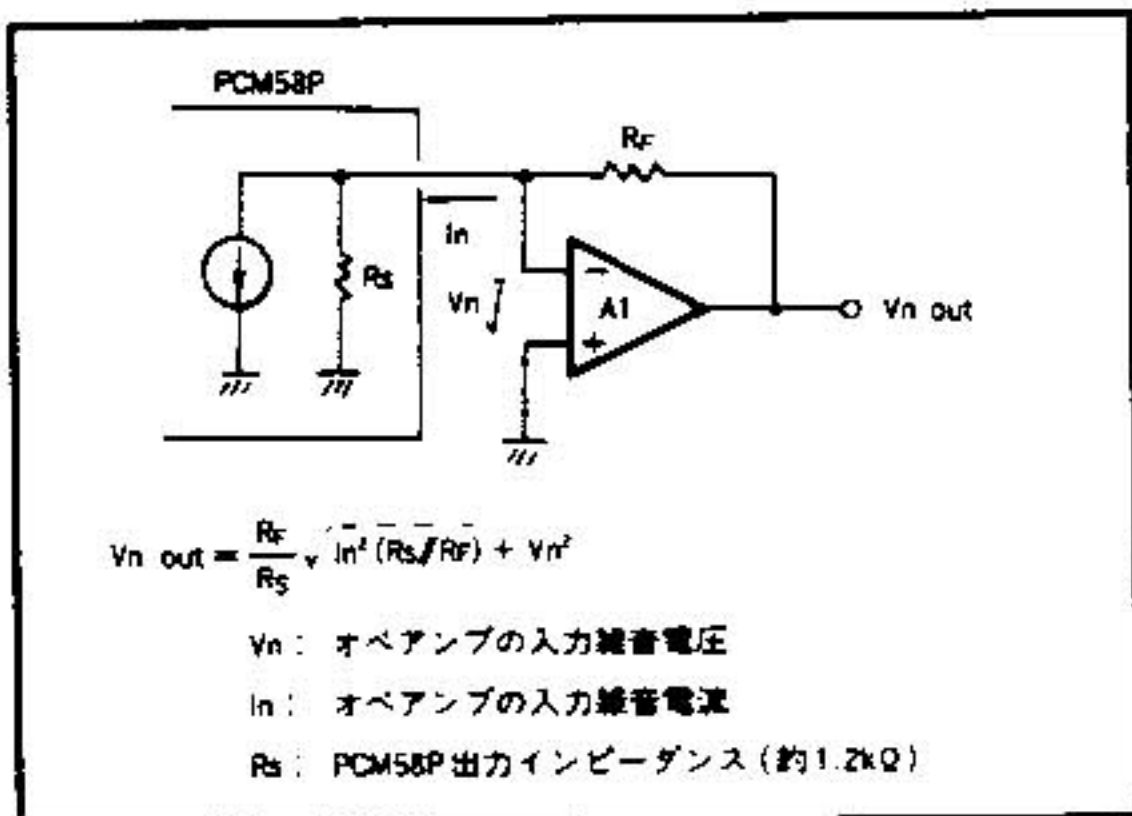


図 6. I/V 変換雑音モデル

パターンレイアウト

PCM58P の性能を十分引き出す為にはパターンレイアウトにも十分注意を払って下さい。PCM58P の Analog コモン (8pin) 及び Digital コモン (11pin) はなるべく広いベタアースで IC の真下でグラウンドに接続します。IC 周辺はアナログのベタアースとし、アナログリターンとします。また、Digital 系へのリターン路を設けた方がノイズ的に有利になります。Digital 入力 3つのライン (clock, DATA, L.E) はアナログ系への干渉を避ける様にレイアウトし、周辺への飛びつきを防いで下さい。

THD テストシステム

PCM58P の THD テストシステムのブロックダイアグラムを図 7 に示します。18 ビットデジタルデータは PCM58P で D/A 変換され、I/V 変換、LPF、PGA を介して THD メータへ送られます。アナログ部分の全回路を図 8 に示します。

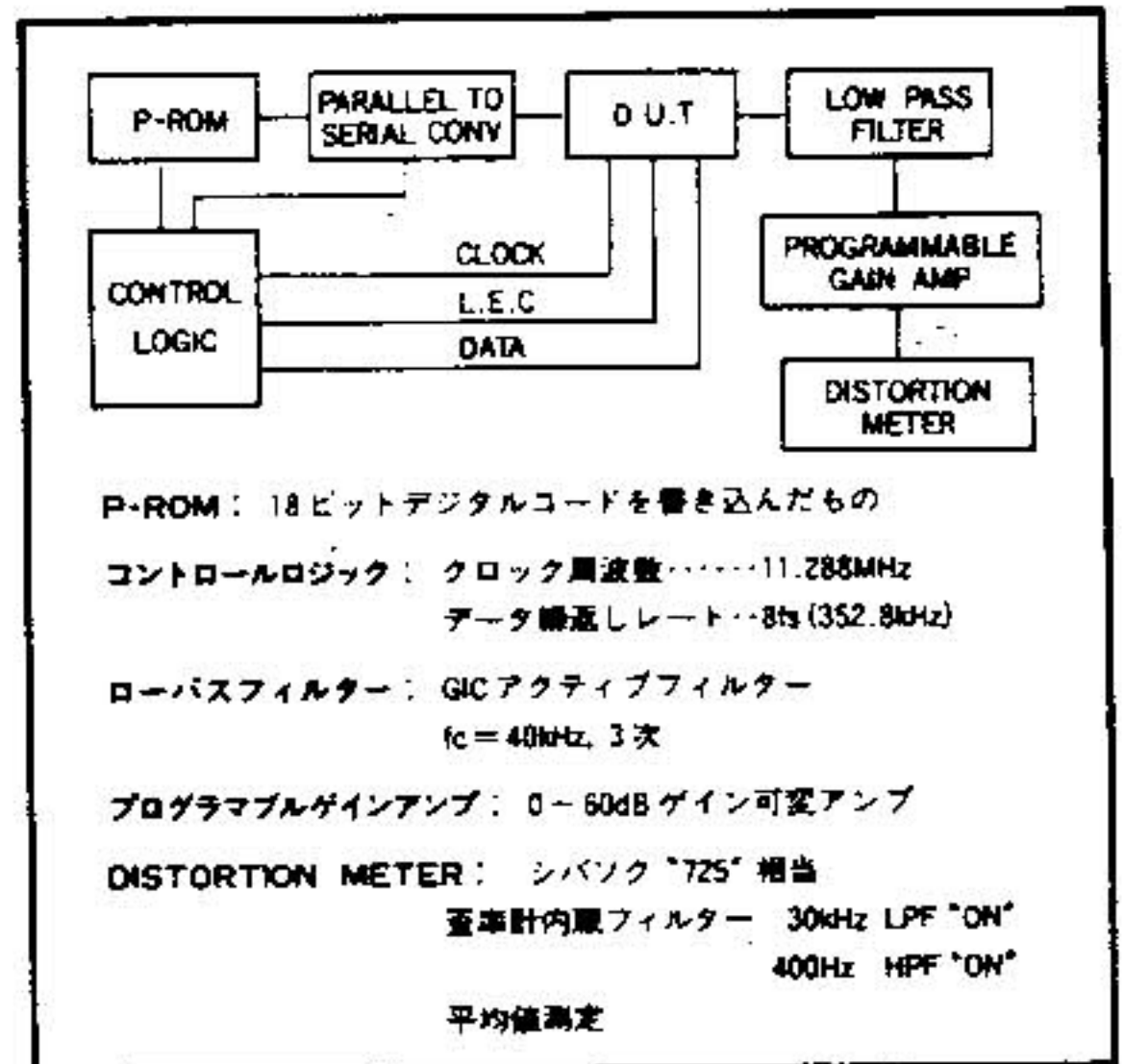


図 7. THD テストシステム・ブロックダイアグラム

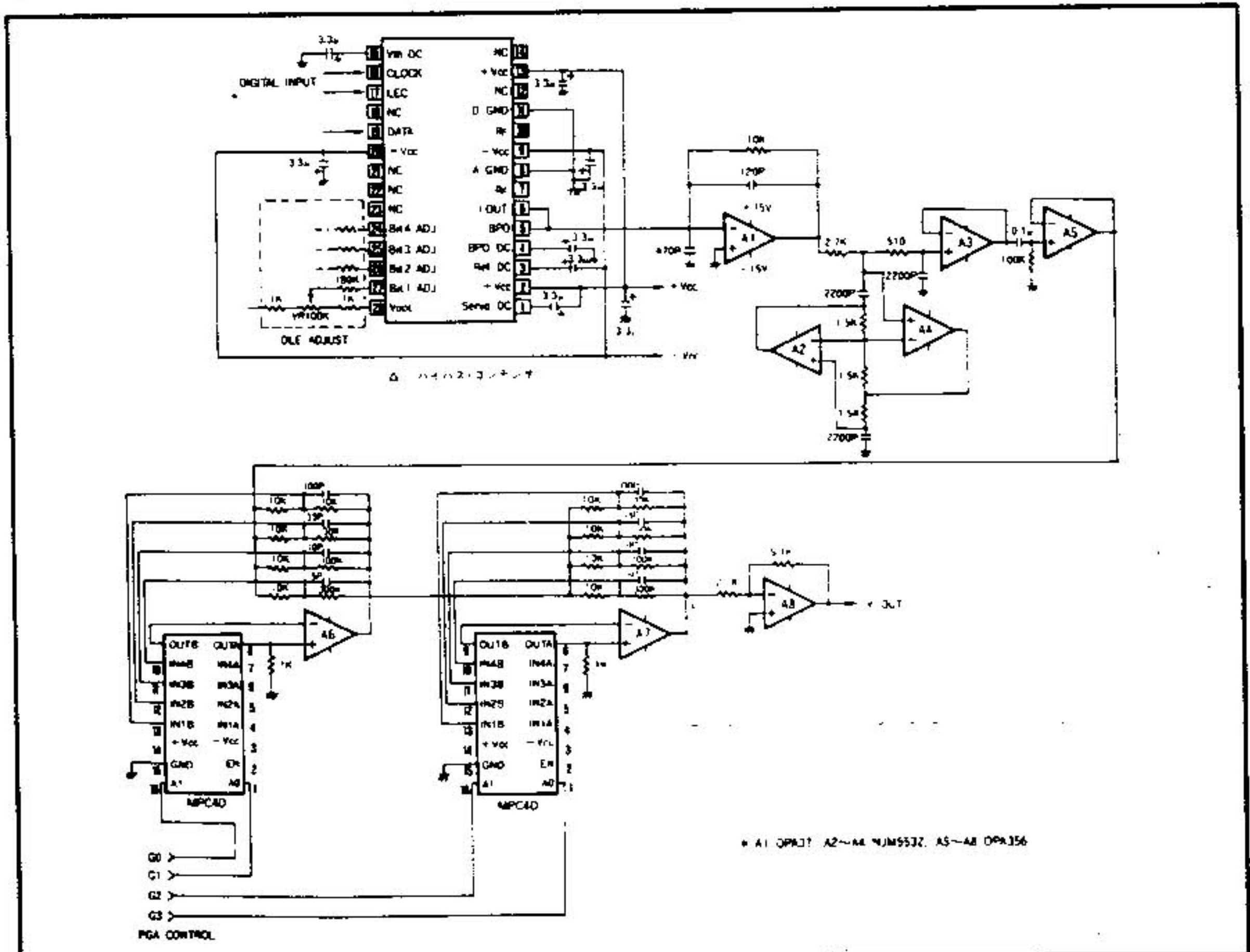


図 8. THD テスト回路アナログ部

出力レベル対THD特性

PCM58Pの出力レベル対THD特性例を図9に示します。
PCM58Pの出力レベルとTHD特性はほぼリニアに変化します。

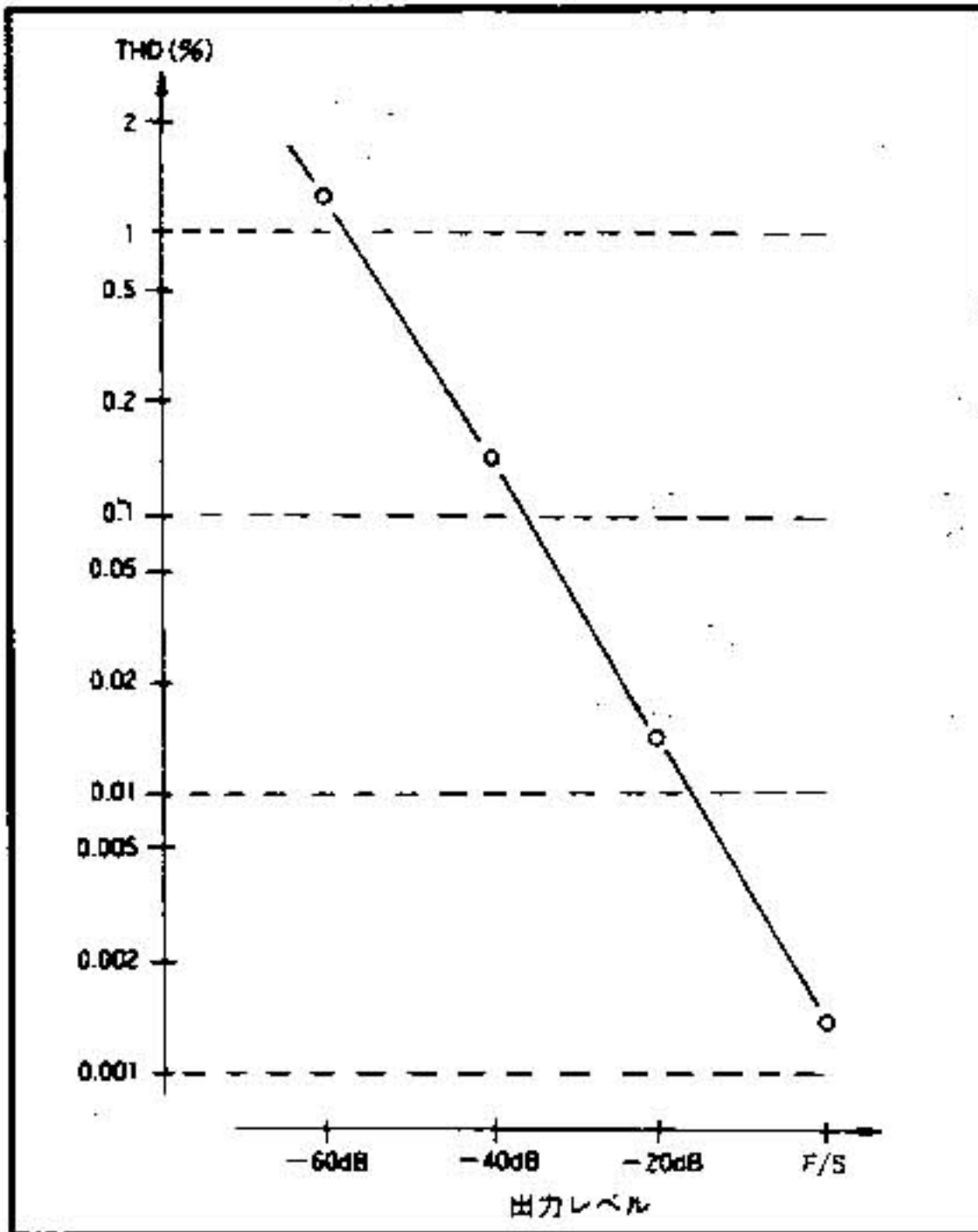


図9. 出力レベル対THD特性

-Vcc電源対THD特性

PCM58Pの-Vcc電圧対THD特性例を図10に示します。

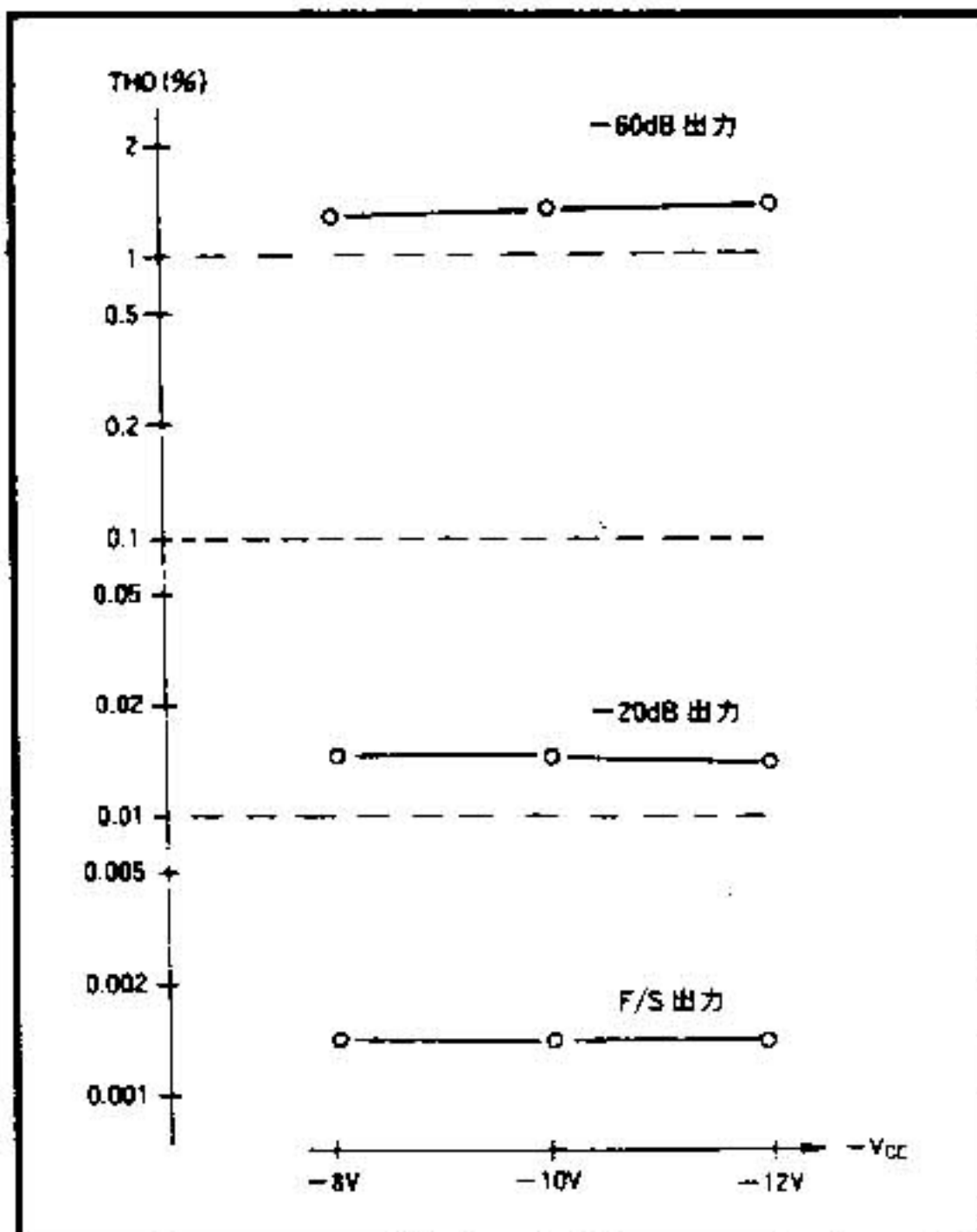


図10. -Vcc 対THD特性

周囲温度対THD特性

PCM58Pの周囲温度対THD特性例を図11に示します。
動作温度範囲におけるドリフトはさほど大きくありません。

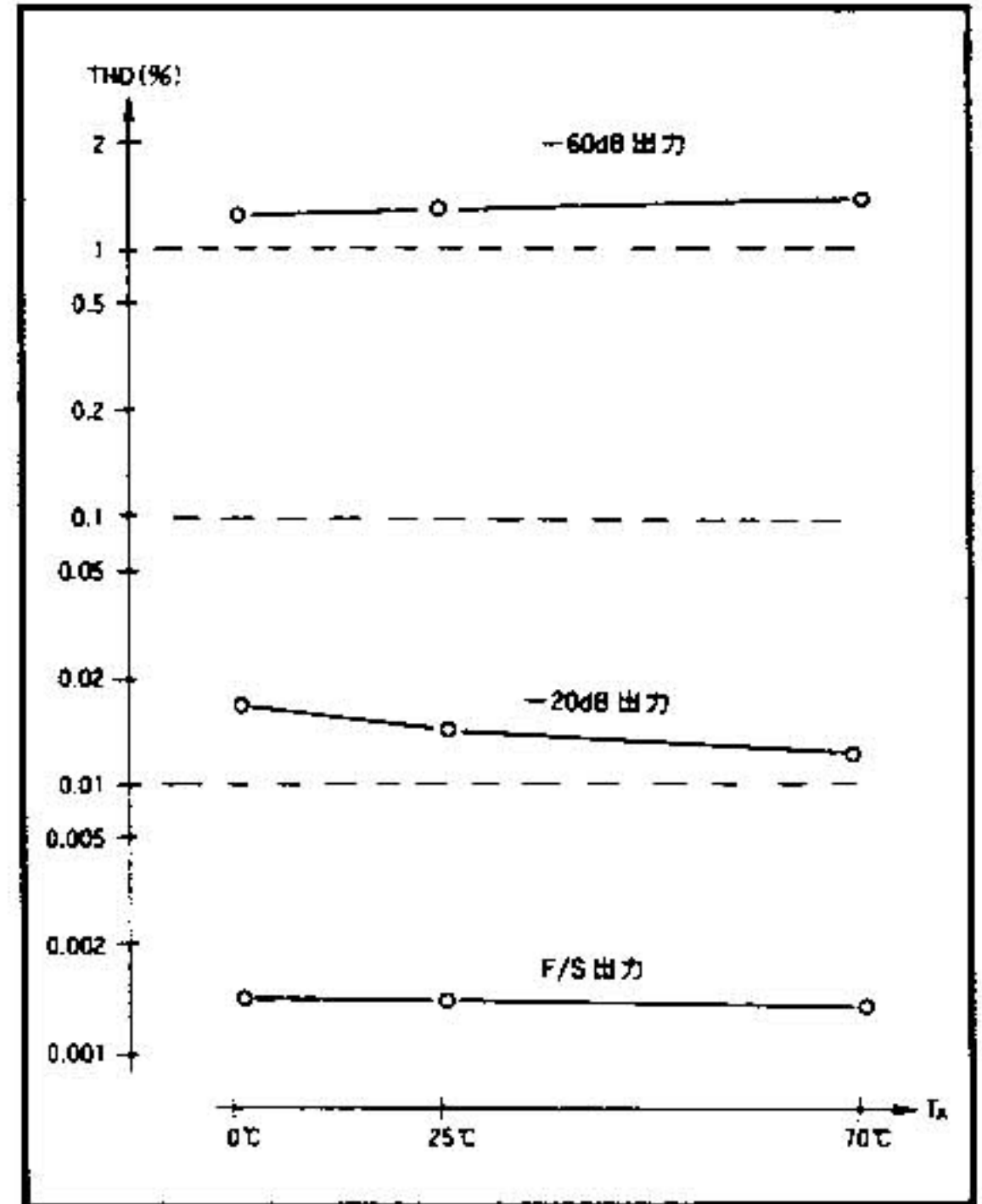


図11. 周囲温度対THD特性

デジタルフィルターとのインターフェイス

PCM58Pは18Bit D/Aコンバータなので、当然インターフェイスするデジタルフィルターは18ビットデータを出力するものがが必要です。図12にNPC社"SM5803/5813"とのインターフェイス例を示します。この構成で18ビット、8倍オーバーサンプリング、L/R独立、同位相出力が可能です。

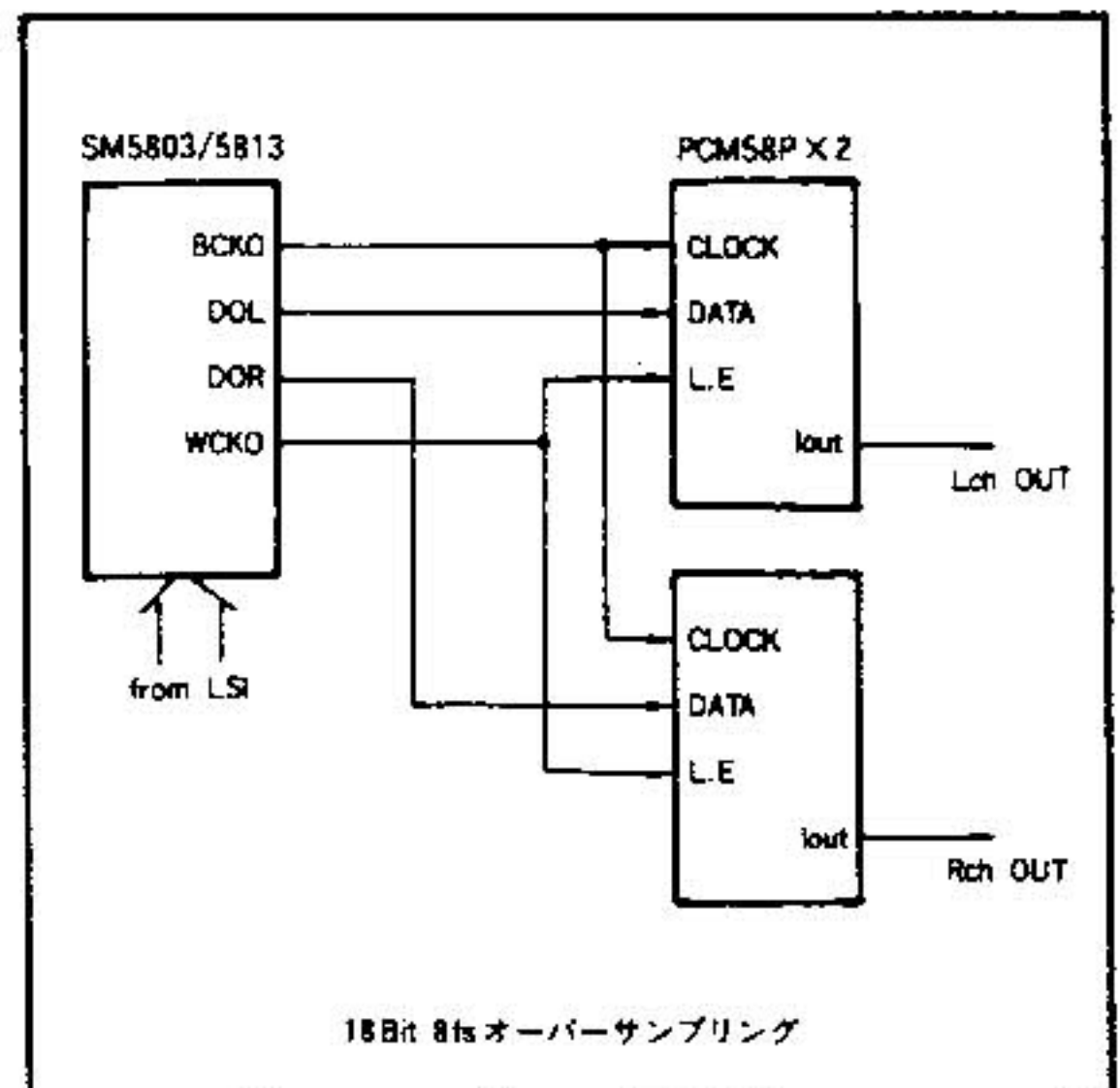


図12. デジタルフィルターとのインターフェイス例

THD TEST

PCM60PのTHD TESTダイアグラム及び条件を図10に示します。THD TESTは4倍オーバーサンプリングレートで全数TESTされます。

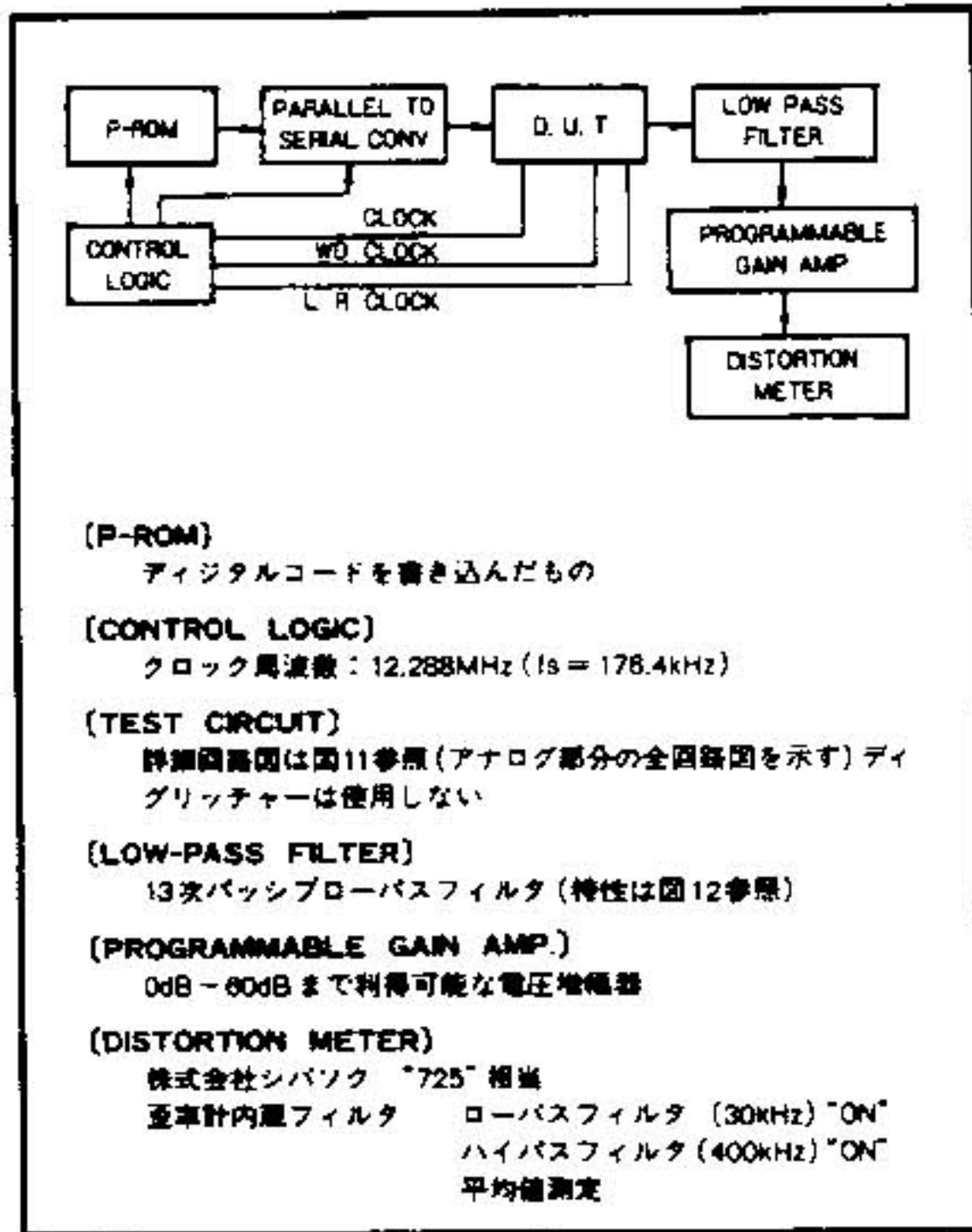


図10. 歪率テスト回路のブロック図

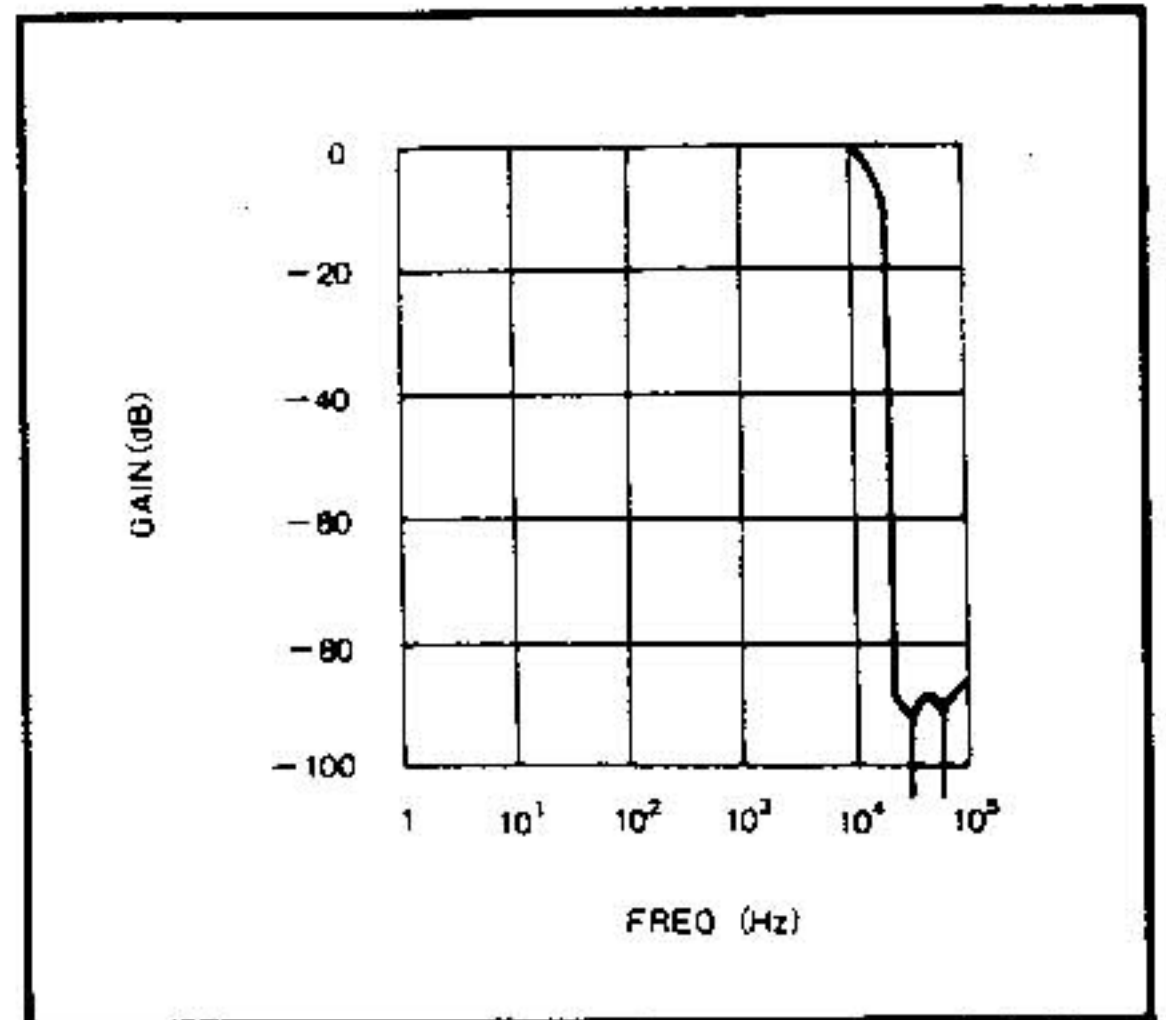


図12. ローパスフィルタの特性

THD TEST回路の全アナログ部分を図11に示します。PCM60Pの2ch出力はCカップルで、OP1、OP2の各バッファアンプに入力されます。RFノイズのカットの為、オペアンプの非反転入力-GND間には22pFのコンデンサが接続されています。また、負荷抵抗としては330kΩに設定されています。各チャンネルの出力はSWで選択され、ローパスフィルタ、PGA(プログラマブル・ゲインアンプ)を介して、THDメーターへ入力されます。尚、+Vcc サプライには高精度電源REF10を使用し、PCM60P後段の各回路は±電源供給で動作させています。

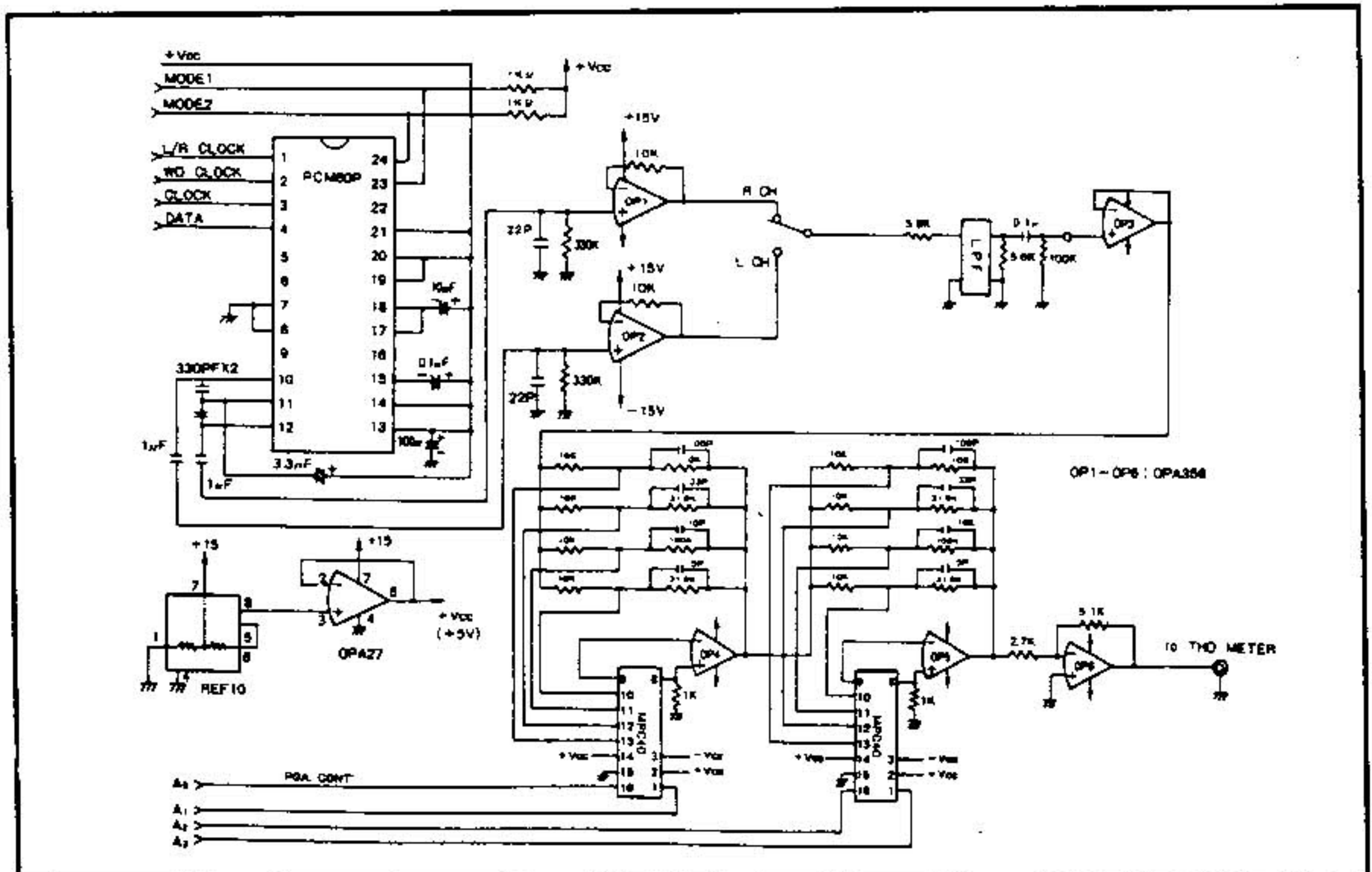


図11. PCM60P THD TEST回路